



①⑨ BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENT- UND  
MARKENAMT

⑫ **Offenl gungsschrift**  
⑩ **DE 101 00 282 A 1**

⑤① Int. Cl.<sup>7</sup>:  
**H 01 L 27/08**  
H 01 F 27/28  
H 01 F 19/04

②① Aktenzeichen: 101 00 282.3  
②② Anmeldetag: 4. 1. 2001  
②③ Offenlegungstag: 18. 7. 2002

DE 101 00 282 A 1

⑦① Anmelder:  
Infineon Technologies AG, 81669 München, DE  
  
⑦④ Vertreter:  
Westphal, Mussnug & Partner, 80336 München

⑦② Erfinder:  
Strzalkowski, Bernhard, 81373 München, DE;  
Werner, Wolfgang, 81545 München, DE; Stengl,  
Jens-Peer, 82284 Grafrath, DE

⑤⑥ **Entgegenhaltungen:**

DE 41 17 878 A1  
GB 21 73 956 A  
US 60 97 273 A  
JP 11-1 76 639 A

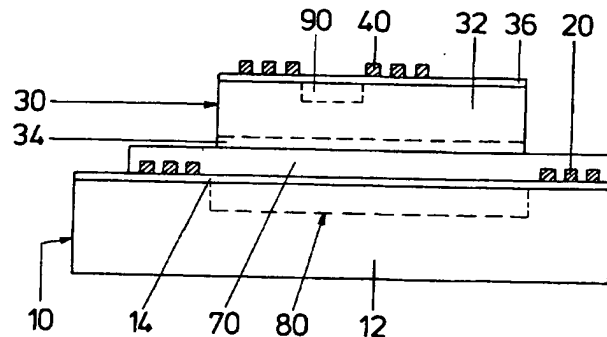
MOHAN, S.S., u.a.: Modeling and characterization  
of on-chip transformers. In: IEDM 98, 1998,  
S. 531-534;

**Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen**

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤④ **Integrierter elektrischer Transformator**

⑤⑦ Die vorliegende Erfindung betrifft einen Transformator mit einer ersten und einer zweiten Spule (20, 40), die in versetzten Ebenen einer Halbleiteranordnung (10, 70, 30; 10, 30) ausgebildet sind, wobei die zweite Spule (40) vorzugsweise in einem Halbleiterkörper (30) integriert ist, der auf einem Halbleiterkörper (10) mit der ersten Spule aufgebracht ist. Die Erfindung betrifft des weiteren ein Verfahren zur Herstellung eines integrierten Transformators.



DE 101 00 282 A 1

## Beschreibung

[0001] Die vorliegende Erfindung betrifft einen in Halbleitertechnologie integrierten Transformator und ein Verfahren zu dessen Herstellung.

[0002] Aus der GB 217 39 56 ist ein integrierter Transformator bekannt, bei welchem eine Primärwicklung und eine Sekundärwicklung des Transformators elektrisch gegeneinander isoliert auf einem Halbleitersubstrat aufgebracht sind.

[0003] Derartige Transformatoren, die mit weiteren elektronischen Bauelementen, wie z. B. Transistoren, in einem Halbleiterkörper untergebracht sind, finden unter anderem Anwendung in Hochfrequenz-Schaltungen. Problematisch bei den bekannten integrierten Transformatoren, bei denen die erste und die zweite Wicklung als Leiterbahnen auf der Oberfläche eines Halbleitersubstrats ausgebildet sind, ist es, die beiden Wicklungen galvanisch sicher zu isolieren, so dass es auch bei hohen Spannungen nicht zu Spannungsüberschlägen zwischen den beiden Wicklungen kommt. Idealerweise beträgt die Spannungsfestigkeit zwischen den beiden Wicklungen 6000 V oder mehr.

[0004] Ziel der vorliegenden Erfindung ist es, einen integrierten Transformator zur Verfügung zu stellen, der auf einfache Weise mittels bekannter Technologien realisierbar ist und bei dem eine hohe Spannungsfestigkeit zwischen der Primärwicklung und der Sekundärwicklung gewährleistet ist.

[0005] Diese Aufgabe wird durch einen Transformator gemäß den Merkmalen des Patentanspruchs 1 gelöst.

[0006] Vorteilhafte Ausgestaltungen der Erfindung sind Gegenstand der Unteransprüche.

[0007] Bei dem erfindungsgemäßen Transformator sind eine erste Spule und eine zweite Spule, d. h. die Primärspule und die Sekundärspule des Transformators, in zueinander versetzten Ebenen einer Halbleiteranordnung ausgebildet. Die erste Spule ist dabei vorzugsweise auf oder in einem ersten Halbleiterkörper ausgebildet und die zweite Spule ist vorzugsweise auf oder in einem zweiten Halbleiterkörper ausgebildet, der oberhalb des ersten Halbleiterkörpers angeordnet ist. Der Versatz der ersten Spule und der zweiten Spule in der durch die Halbleiterkörper gebildeten Halbleiteranordnung ermöglicht es, zwischen den beiden Spulen eine oder mehrere Isolationsschichten einzubringen, welche auf die maximal zwischen den beiden Wicklungen auftretende Spannung abgestimmt sind.

[0008] Die erste Spule ist vorzugsweise als spiralförmig verlaufende Leiterbahn auf einer ersten Isolationsschicht an der Oberfläche des ersten Halbleiterkörpers ausgebildet und die zweite Spule ist vorzugsweise als spiralförmig verlaufende Leiterbahn auf einer zweiten Isolationsschicht an der Oberfläche der zweiten Halbleiterkörpers ausgebildet. Gemäß einer Ausführungsform der Erfindung ist dabei eine dritte Isolationsschicht vorgesehen, die die erste Spule vorzugsweise nach oben hin abdeckt und die zudem den ersten und den zweiten Halbleiterkörper gegeneinander isoliert. Diese dritte Isolationsschicht ist vorzugsweise ein auf eine hohe Spannungsfestigkeit ausgelegtes Polyimid.

[0009] Ein Ziel der vorliegenden Erfindung ist es weiterhin, ein Verfahren zur Herstellung eines integrierten Transformators zur Verfügung zu stellen.

[0010] Das erfindungsgemäße Verfahren sieht dazu folgende Verfahrensschritte vor:

- Bereitstellen eines ersten Halbleiterkörpers und Herstellen einer ersten Spule auf einer Oberfläche des ersten Halbleiterkörpers oder in dem ersten Halbleiterkörper,
- Bereitstellen eines zweiten Halbleiterkörpers und

Herstellen einer zweiten Spule auf einer Oberfläche des zweiten Halbleiterkörpers oder in dem zweiten Halbleiterkörper,

- Aufbringen des zweiten Halbleiterkörpers auf den ersten Halbleiterkörper.

[0011] Vor dem Aufbringen des zweiten Halbleiterkörpers auf den ersten Halbleiterkörper wird vorzugsweise eine Isolationsschicht auf den ersten Halbleiterkörper aufgebracht, welche die erste Spule gegenüber dem zweiten Halbleiterkörper isoliert und welche eine ausreichende Spannungsfestigkeit zwischen den beiden Spulen des Transformators sicherstellt. Das Herstellen von Spulen als spiralförmige Leiterbahnen auf Oberflächen von Halbleiterkörpern oder in Halbleiterkörpern ist mittels bekannter Technologien realisierbar und beispielsweise in der GB 217 39 56 beschrieben. Das Aufbringen des zweiten Halbleiterkörpers auf den ersten Halbleiterkörper ist von Halbleiterbauelementen, die in der sogenannten "Chip on Chip"-Technologie realisiert sind hinlänglich bekannt. Bei dieser Technologie sind beispielsweise ein Chip mit einem Leistungstransistor und ein Chip mit einer geeigneten Ansteuerschaltung für den Transistor, einem Temperatursensor oder dergleichen übereinander angeordnet sind.

[0012] Die vorliegende Erfindung wird nachfolgend anhand eines Ausführungsbeispiels in Figuren näher erläutert. In den Figuren zeigt:

[0013] Fig. 1 eine Seitenansicht eines erfindungsgemäßen Transformators im Querschnitt,

[0014] Fig. 2 Draufsicht und teilweise Schnittdarstellung des Transformators gemäß Fig. 1,

[0015] Fig. 3 einen erfindungsgemäßen Transformator während verschiedener Verfahrensschritte zu dessen Herstellung,

[0016] Fig. 4 Transformator gemäß einer weiteren Ausführungsform der Erfindung in Seitenansicht im Querschnitt,

[0017] Fig. 5 Transformator gemäß einer weiteren Ausführungsform der Erfindung in Seitenansicht im Querschnitt.

[0018] In den Figuren bezeichnen, sofern nicht anders angegeben, gleiche Bezugszeichen gleiche Teile mit gleicher Bedeutung.

[0019] Fig. 1 zeigt ein erstes Ausführungsbeispiel eines erfindungsgemäßen integrierten Transformators. Der Transformator weist einen ersten Halbleiterkörper 10 mit einem Halbleitersubstrat 12 und einer auf dem Substrat 12 ausgebildeten ersten Isolationsschicht 14, die vorzugsweise aus einem Halbleiteroxid besteht, auf. Das Substrat 12 besteht vorzugsweise aus Silizium und die Isolationsschicht aus Siliziumdioxid.

[0020] Auf der ersten Isolationsschicht 14 ist eine erste Wicklung, beispielsweise die Primärwicklung, des Transformators ausgebildet, die in dem Ausführungsbeispiel von einer Isolationsschicht 70 bedeckt ist.

[0021] Fig. 2 zeigt eine Draufsicht auf den Transformator gemäß Fig. 1, wobei die Isolationsschicht 70 in Fig. 2 geschnitten dargestellt ist, so dass der geometrische Verlauf der ersten Spule 20 auf der Isolationsschicht 14 deutlich wird. Die erste Spule 20 ist in dem Ausführungsbeispiel als spiralförmig verlaufende Leiterbahn ausgebildet, die vorzugsweise aus einem Metall, wie beispielsweise Aluminium oder Kupfer, besteht. Die erste Spule ist durch die Isolationsschicht 14 gegenüber dem elektrisch leitenden Halbleitersubstrat 12 isoliert.

[0022] Oberhalb des ersten Halbleiterkörpers 10 ist auf der Isolationsschicht 70 ein zweiter Halbleiterkörper 30 angeordnet, der ein Halbleitersubstrat 32 und eine darüber an-

geordnete Isolationsschicht 36 aufweist. Das Halbleitersubstrat 32 ist vorzugsweise Silizium, die Isolationsschicht 36 vorzugsweise Siliziumdioxid. Auf der Isolationsschicht 36 ist eine zweite Spule, die Sekundärspule, des Transformators angeordnet, welche in dem Ausführungsbeispiel ebenfalls als spiralförmig verlaufende Leiterbahn ausgebildet ist.

[0023] Der erste Halbleiterkörper 10, die dritte Isolationsschicht 70 und die zweite Halbleiterkörper 30 bilden eine Halbleiteranordnung, bei der die erste und die zweite Spule 20, 40 in zueinander versetzten Ebenen angeordnet sind.

[0024] Bei dem erfindungsgemäßen Transformator sind die erste Spule 20 und die zweite Spule 40 durch die Isolationsschicht 36 unterhalb der zweiten Spule 40 und die Isolationsschicht 70, welche die erste Spule 20 umgibt, gegeneinander isoliert. Die Anordnung der ersten und der zweiten Spule 20, 40 in zueinander versetzten, durch die Oberflächen der Halbleiterkörper 10, 20 gebildeten Ebenen ermöglicht bei dem erfindungsgemäßen Transformator das Anordnen der Isolationsschichten 70, 36 zwischen den beiden Spulen 20, 40, die auf eine hohe Spannungsfestigkeit ausgelegt sind. Die Isolationsschicht 70 besteht vorzugsweise aus einem Polyimid, dessen Dicke oberhalb der die Spule 20 bildenden Leiterbahn vorzugsweise etwa 30 µm beträgt.

[0025] Zur Steigerung der Spannungsfestigkeit weist der zweite Halbleiterkörper vorzugsweise eine in Fig. 1 gestrichelt eingezeichnete weitere Isolationsschicht 34 auf, welche auf einer der ersten Isolationsschicht 36 gegenüberliegenden Oberfläche des Substrats 32 ausgebildet ist.

[0026] Die vorliegende Erfindung ermöglicht die Integration eines Transformators mit einer ersten und zweiten Spule 20, 40 und zugehörigen an den Transformator angeschlossenen Halbleiterbauelementen in einer Halbleiteranordnung. Fig. 1 zeigt gestrichelt eingezeichnet einen aktiven Bereich 80 in dem Halbleiterkörper 10 und einen aktiven Bereich 90 in dem zweiten Halbleiterkörper 30, in welchen jeweils Halbleiterbauelemente, beispielsweise Transistoren, Dioden oder auch Widerstände, realisiert sind, die an die jeweilige Spule 20, 40 angeschlossen sind. Die aktiven Bereiche 80, 90 sind dabei durch die Isolationsschichten 14, 36 gegenüber den Spulen isoliert.

[0027] Zum Ansteuern der ersten Spule 20 sind auf der Isolationsschicht 14 neben der Spule Anschlusspins 50, 52 vorgesehen, welche innerhalb des ersten Halbleiterkörpers 10 in nicht näher dargestellter Weise an die Enden der ersten Spule 20 angeschlossen sind. Die Anschlusspins können dabei direkt an die Enden der Spule oder auch über die Bauelemente des aktiven Bereichs 80 an die erste Spule 20 angeschlossen sein.

[0028] Entsprechend sind auf der Isolationsschicht 36 des zweiten Halbleiterkörpers 30 Anschlusspins 60, 62 zum Ansteuern der zweiten Spule 40 vorgesehen, wobei diese Anschlusspins 60, 62 in nicht näher dargestellter Weise innerhalb des zweiten Halbleiterkörpers 30 an die Enden der zweiten Spule 40 angeschlossen sind. Die Anschlusspins können dabei direkt an die Enden der zweiten Spule oder auch über die Bauelemente des aktiven Bereichs 90 an die zweite Spule 40 angeschlossen sein.

[0029] Weitere Anschlusspins zum Anschließen der Bauelemente in den aktiven Halbleiterbereichen 80, 90 sind in den Fig. 1 und 2 aus Gründen der Übersichtlichkeit nicht dargestellt.

[0030] Ein Verfahren zur Herstellung eines erfindungsgemäßen integrierten Transformators wird nachfolgend anhand von Fig. 3 erläutert. In ersten Verfahrensschritten wird ein erster Halbleiterkörper 10 hergestellt, der ein Halbleitersubstrat 12 und eine an einer Oberfläche des Substrats 12 ausgebildete erste Isolationsschicht 14 aufweist. Anschließend wird auf der Isolationsschicht 14 eine spiralförmig ver-

laufende Leiterbahn als erste Spule 20 hergestellt. Hierzu können herkömmliche Verfahrensschritte zur Herstellung von Leiterbahnen verwendet werden. In dem Halbleiterkörper 10 können des weiteren Halbleiterbauelemente zum Anschließen an die erste Spule 20 realisiert sein, wie in Fig. 3a durch den gestrichelt dargestellten aktiven Bereich 80 skizziert ist. Diese Bauelemente werden mittels bekannter Verfahren zur Herstellung von integrierten Schaltungen vor dem Aufbringen der Isolationsschicht 14 auf das Substrat 12 hergestellt.

[0031] Nach dem Herstellen der ersten Spule 20 auf der Isolationsschicht 14 wird in einem nächsten Verfahrensschritt eine Isolationsschicht 70 auf der Isolationsschicht 14 abgeschieden, welche die erste Spule 20 überdeckt. Das Ergebnis dieses Verfahrensschrittes zeigt Fig. 3b.

[0032] In weiteren Verfahrensschritten wird, wie in Fig. 3c dargestellt ist, ein zweiter Halbleiterkörper 30 bereitgestellt, welcher ein Substrat 32 mit einer an einer Oberfläche angeordneten zweiten Isolationsschicht 36 aufweist. Auf dieser Oberfläche 36 wird, beispielsweise mittels bekannter Verfahren zur Herstellung von Leiterbahnen, eine zweite Spule 40 hergestellt, welche insbesondere als spiralförmig verlaufende Leiterbahn ausgebildet ist. Wie auch in den ersten Halbleiterkörper 10 können in dem zweiten Halbleiterkörper 30 in einem aktiven Bereich 90 Halbleiterbauelemente zum Anschließen an die zweite Spule 40 ausgebildet sein, die mittels bekannter Verfahren zur Herstellung von integrierten Schaltungen vor dem Aufbringen der Isolationsschicht 36 auf das Substrat 32 hergestellt werden.

[0033] Gemäß eines weiteren optionalen Verfahrensschrittes ist vorgesehen, auf den zweiten Halbleiterkörper 30 an einer der Spule 40 abgewandten Oberfläche eine weitere Isolationsschicht 34 aufzubringen.

[0034] In einem nächsten Verfahrensschritt wird der in Fig. 3c dargestellte zweite Halbleiterkörper 30 mit der zweiten Spule 40 auf den in Fig. 3b dargestellten ersten Halbleiterkörper 10 mit der ersten Spule 20 aufgebracht und dort beispielsweise durch Verkleben des Halbleiterkörpers 30 mit der Isolationsschicht 70 befestigt.

[0035] Fig. 4 zeigt ein weiteres Ausführungsbeispiel eines erfindungsgemäßen Transformators im Querschnitt, welches sich von dem in Fig. 1 dargestellten dadurch unterscheidet, dass keine Isolationsschicht über der ersten Spule 20 ausgebildet ist. Der zweite Halbleiterkörper 30 ist bei diesem Ausführungsbeispiel auf der ersten Isolationsschicht 14 auf einer durch die erste Spule 20 freigelassenen Fläche angeordnet. Die erste Spule 20 und die zweite Spule 40 sind bei diesem Ausführungsbeispiel durch die Isolationsschicht 14 des ersten Halbleiterkörpers 10 und die Isolationsschicht 36 des zweiten Halbleiterkörpers 30 und durch eine vorzugsweise vorhandene Isolationsschicht 34 an der Rückseite des zweiten Halbleiterkörpers 30 gegeneinander isoliert.

[0036] Der erste Halbleiterkörper 10 und der zweite Halbleiterkörper 30 bilden eine Halbleiteranordnung mit zwei Spulen 20, 40 die in zueinander versetzten Ebenen angeordnet sind.

[0037] Fig. 5 zeigt ein weiteres Ausführungsbeispiel eines erfindungsgemäßen Transformators, bei dem der zweite Halbleiterkörpers 30 um 180° gedreht gegenüber dem zweiten Halbleiterkörpers 30 in den Fig. 1 und 4 angeordnet ist. Zudem ist die zweite Spule 40 des Halbleiterkörpers 40 in eine Isolationsschicht 36' an der Oberfläche des zweiten Halbleiterkörpers 30 eingebettet. Bei dieser Ausführungsform sind die erste Spule 20 und zweite Spule 40 nur durch die Isolationsschicht 70 gegeneinander isoliert. Die Isolationsschicht 36' kann dabei in nicht näher dargestellter Weise auch derart ausgebildet sein, dass sie die zweite Spule vollständig umgibt, so dass die erste Spule 20 und die zweite

Spule 40 dann durch die Isolationsschichten 36' und 70 gegeneinander isoliert sind. Die beiden 20, 40 Spulen sind bei der Ausführungsform nach Fig. 5 gegenüber den zuvor beschriebenen Ausführungsformen räumlich näher zueinander angeordnet woraus eine verbesserte induktive Kopplung der Spulen 20, 40 resultiert.

[0038] Die Ausführungsbeispiele gemäß der Fig. 1, 2, 4 und 5 zeigen jeweils Transformatoren, bei denen die Spulen jeweils auf oder in einem ersten und zweiten Halbleiterkörper angeordnet sind. Gemäß weiterer nicht näher dargestellter Ausführungsformen der Erfindung ist vorgesehen, dass die Spulen jeweils eingebettet in Isolationsschichten übereinander in einem einzigen Halbleiterkörper angeordnet sind.

#### Bezugszeichenliste

10 erster Halbleiterkörper	
12 Halbleitersubstrat	
14 Isolationsschicht	
20 erste Spule	20
30 zweite Halbleiterschicht	
32 Halbleitersubstrat	
34 Isolationsschicht	
36 Isolationsschicht	25
36' Isolationsschicht	
40 zweite Spule	
50, 52 Anschlüsse der ersten Spule	
60, 62 Anschlüsse der zweiten Spule	
70 Isolationsschicht	30
80 aktiver Bereich des ersten Halbleiterkörpers	
90 aktiver Bereich des zweiten Halbleiterkörpers	

#### Patentansprüche

1. Transformator mit einer ersten und einer zweiten Spule (20, 40) die in versetzten Ebenen einer Halbleiteranordnung (10, 70, 30; 10, 30) ausgebildet sind.
2. Transformator nach Anspruch 1, bei dem die erste Spule auf oder in einem ersten Halbleiterkörper (10) ausgebildet ist und bei dem die zweite Spule (40) auf oder in einem zweiten Halbleiterkörper (30), die oberhalb des ersten Halbleiterkörpers (10) angeordnet ist, ausgebildet ist.
3. Transformator nach Anspruch 1, bei dem die erste Spule (10) und/oder die zweite Spule (20) als spiralförmig verlaufende Leiterbahnen ausgebildet sind.
4. Transformator nach Anspruch 3, bei dem die erste Spule (20) auf einer ersten Isolationsschicht (14) im Bereich einer Oberfläche des ersten Halbleiterkörpers (10) ausgebildet ist und bei dem die zweite Spule (40) auf einer zweiten Isolationsschicht (36) im Bereich einer Oberfläche des zweiten Halbleiterkörpers (30) ausgebildet ist.
5. Transformator nach einem der vorangehenden Ansprüche, bei dem die erste Spule (29) von einer dritten Isolationsschicht (70) bedeckt ist.
6. Transformator nach Anspruch 5, bei dem die dritte Isolationsschicht (70) ein Polyimid ist.
7. Verfahren zur Herstellung eines Transformators, das folgende Merkmale aufweist:
  - Bereitstellen eines ersten Halbleiterkörpers (10) und Herstellen einer ersten Spule (20) auf einer Oberfläche des ersten Halbleiterkörpers (10) oder in dem Halbleiterkörper,
  - Bereitstellen eines zweiten Halbleiterkörpers (30) und Herstellen einer zweiten Spule (40) auf einer Oberfläche des zweiten Halbleiterkörpers

oder in dem Halbleiterkörper(30),

- Aufbringen des zweiten Halbleiterkörpers (10) auf den ersten Halbleiterkörper.

8. Verfahren nach Anspruch 7, bei dem vor dem Herstellen der ersten Spule (20) eine erste Isolationsschicht (14) auf die Oberfläche des ersten Halbleiterkörpers (10) aufgebracht wird.

9. Verfahren nach Anspruch 7 oder 8, bei dem vor dem Herstellen der zweiten Spule (40) eine zweite Isolationsschicht (36) auf die Oberfläche des zweiten Halbleiterkörpers (20) aufgebracht wird.

10. Verfahren nach einem der vorangehenden Ansprüche, bei dem vor dem Aufbringen des zweiten Halbleiterkörpers (20) auf den ersten Halbleiterkörper (10) eine dritte Isolationsschicht (70) auf die erste Spule aufgebracht wird.

11. Verfahren nach einem der vorangehenden Ansprüche, bei dem vor dem Aufbringen des zweiten Halbleiterkörpers (20) auf den ersten Halbleiter (10) eine Isolationsschicht auf der Oberfläche des zweiten Halbleiterkörpers (30) hergestellt wird, die der Oberfläche mit der zweiten Spule (40) gegenüberliegt.

12. Verfahren nach einem der vorangehenden Ansprüche, bei dem der zweite Halbleiterkörper (30) auf den ersten Halbleiterkörper (10) aufgeklebt wird.

Hierzu 3 Seite(n) Zeichnungen

- Leerseite -

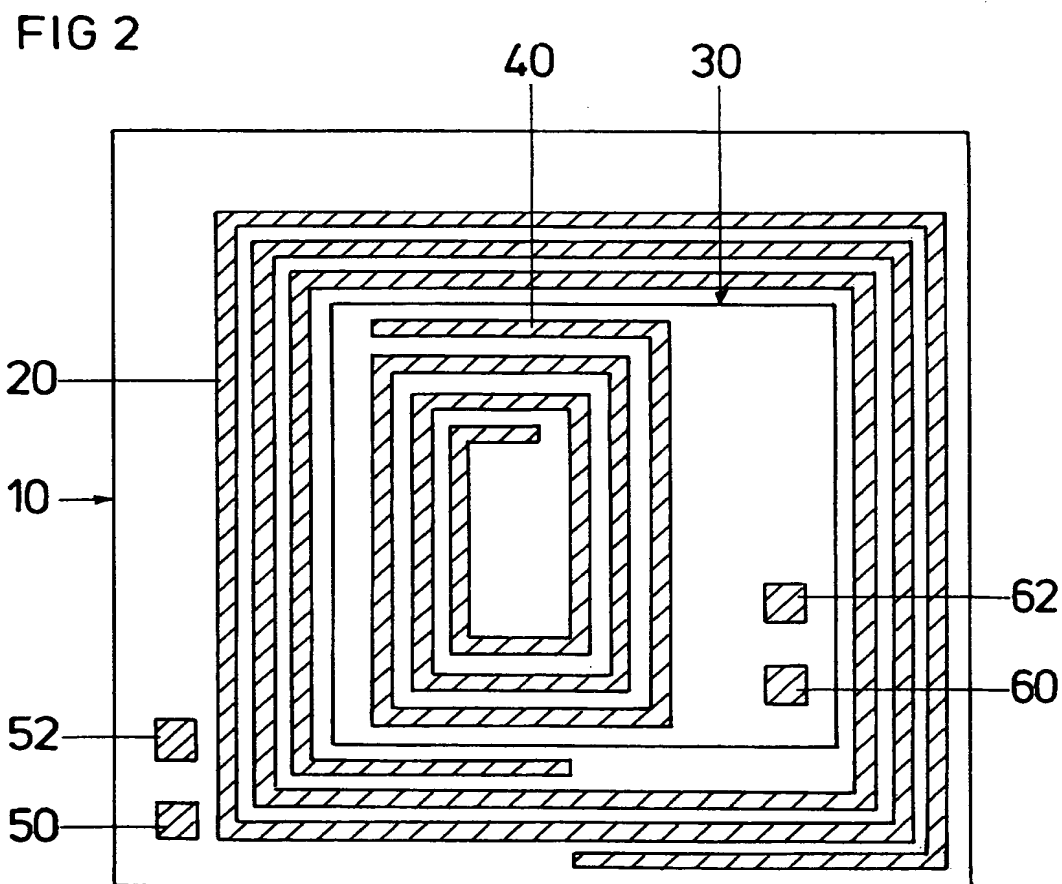
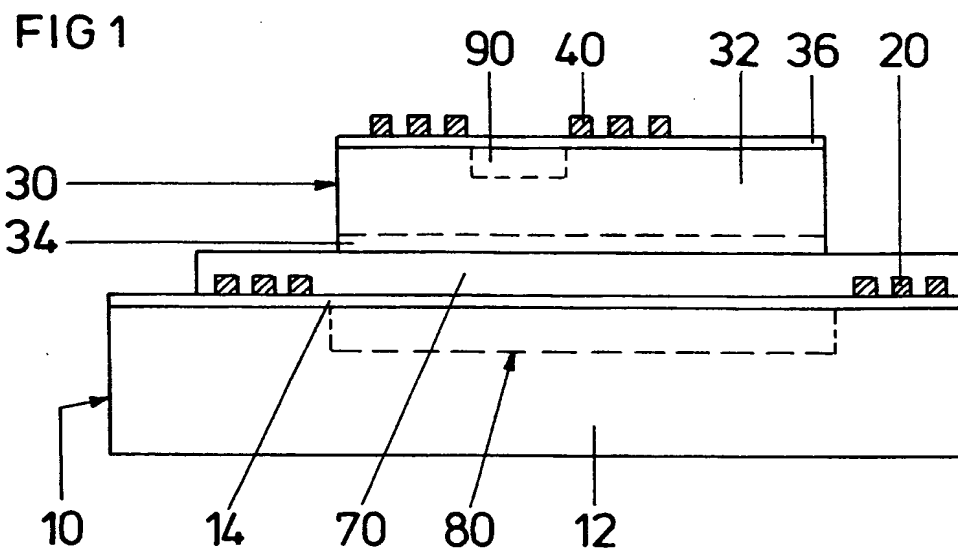


FIG 3a

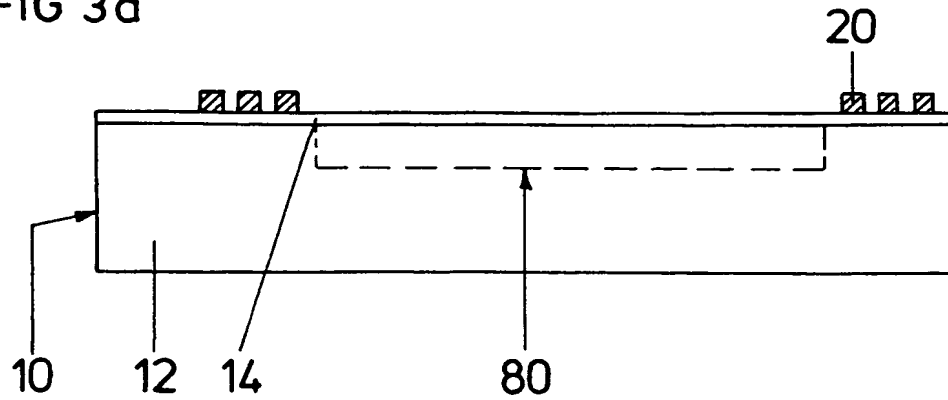


FIG 3b

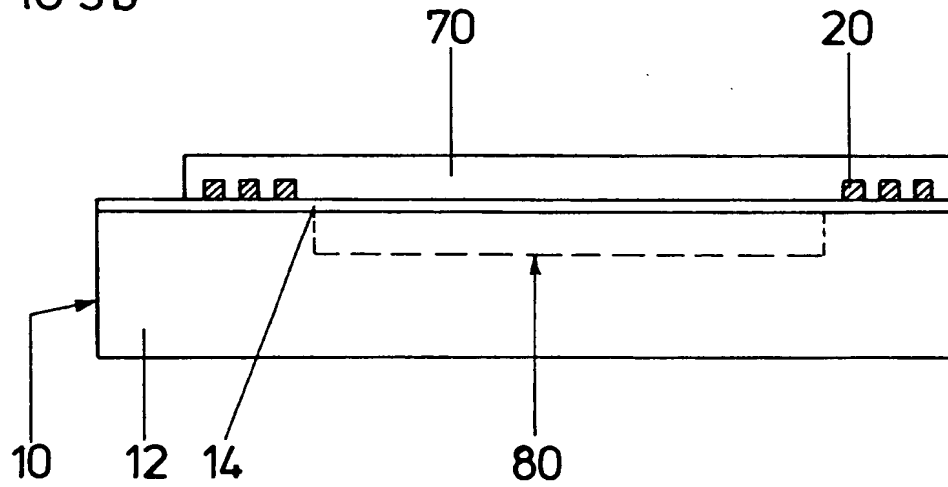


FIG 3c

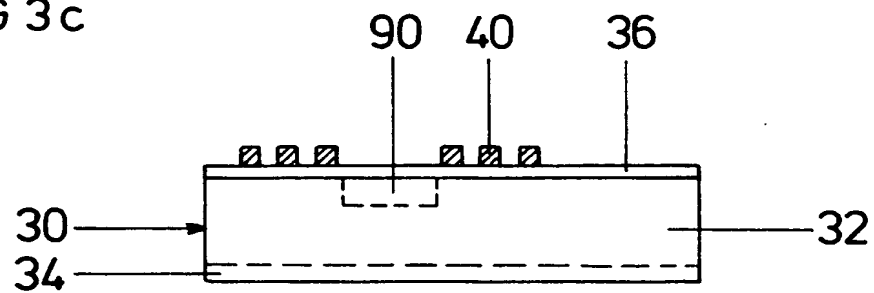


FIG 4

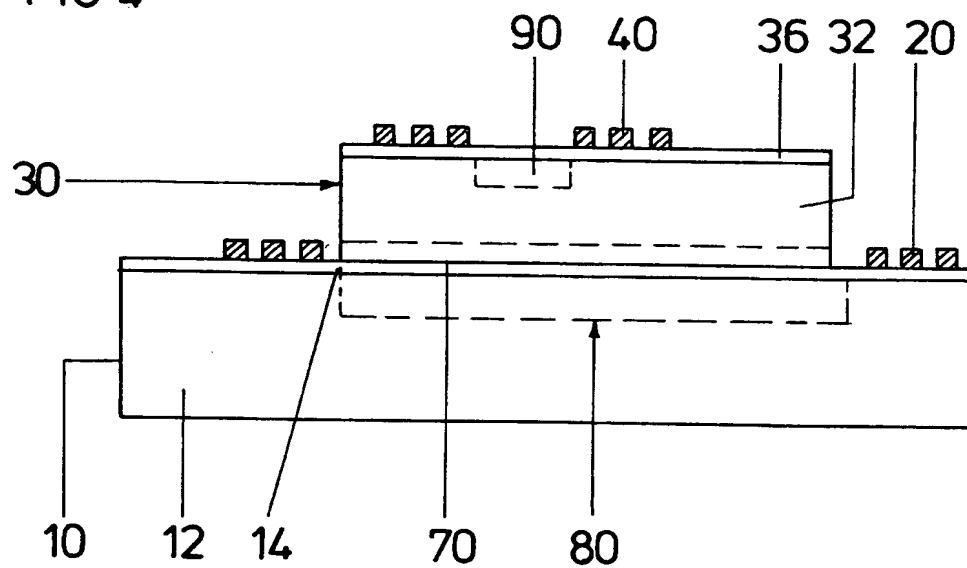
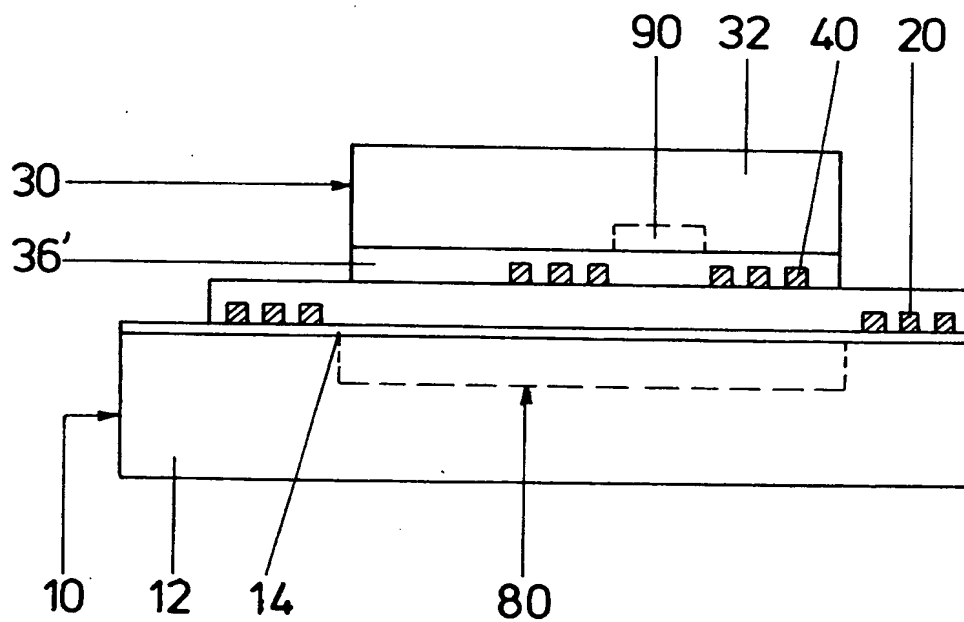


FIG 5





**Transformer comprises a first coil and a second coil formed in displaced surfaces of a semiconductor device**

Patent Number: DE10100282  
Publication date: 2002-07-18  
Inventor(s): STRZALKOWSKI BERNHARD (DE); WERNER WOLFGANG (DE); STENGL JENS-PEER (DE)  
Applicant(s): INFINEON TECHNOLOGIES AG (DE)  
Requested Patent: DE10100282  
Application Number: DE20011000282 20010104  
Priority Number(s): DE20011000282 20010104  
IPC Classification: H01L27/08; H01F27/28; H01F19/04  
EC Classification: H01L27/08, H01F17/00A2  
Equivalents:

**Abstract**

Transformer comprises a first coil (20) and a second coil (40) formed in displaced surfaces of a semiconductor device. An independent claim is also included for a process for the production of a transformer comprising preparing a first semiconductor body (10) and forming the first coil on the surface of this body or in the body; preparing a second semiconductor body (30) and forming the second coil on the surface of this body or in the body; and applying the second semiconductor body on the first semiconductor body. Preferred Features: The coils are formed as spiral-like conducting pathways. The first coil is covered with a first insulating layer (14) in the region of the first semiconductor body and the second coil is covered with a second insulating layer (36) in the region of the second semiconductor body. The first coil is further covered with a third insulating layer (70).

Data supplied from the esp@cenet database - I2

COPIED FROM THE ORIGINAL  
DOCUMENT  
22000 AGENT, GERMANY  
COPI-003 (PCE) .JIT

DOCKET NO: WMP-IFT-928

SERIAL NO: \_\_\_\_\_

APPLICANT: B. Strzalkowski

**LERNER AND GREENBERG P.A.**

**P.O. BOX 2480**

**HOLLYWOOD, FLORIDA 33022**

**TEL. (954) 925-1100**